

天津大学

计算机组成与体系结构实践

两级 Cache 仿真器



学 院 智能与计算学部
专 业 计算机科学与技术
学 号 3021244213
姓 名 刘原驰

2024 年 10 月 30 日

目录

1 实验内容	1
2 实验结果	1
3 实验分析	1
3.1 Miss Rate	1
3.2 AAT	2
3.3 最优参数组合	2

1 实验内容

- 对实验内容（一）中单级 Cache 仿真模型进行扩展，设计一个灵活可配置的两级 Cache 存储体系仿真仿真器。
- 使用具有标准格式的访存地址流文件作为输入（该地址流已由 SPEC 标准测试程序产生），并将最终两级 Cache 中的存储内容和性能分析结果以标准格式输出到结果文件中。

2 实验结果

利用所提供的验证文件与仿真器的输出文件进行自动化（非手工）比对，对所设计仿真器功能的正确性进行验证。

```
siesta@AIRA:/mnt/d/code/computer-organization/cache/Project1/Proj1-2/Proj1-2/src$ ./test.sh
rm -f *.o sim_cache
g++ -g -Wall -c main.cc
g++ -g -Wall -c cache.cc
g++ -g -Wall -c NewCache.cc
g++ -o sim_cache -g -Wall main.o cache.o NewCache.o -lm
-----DONE WITH SIM_CACHE-----
my work is done here...
Comparing 1 :
Comparing 2 :
Comparing 3 :
Comparing 4 :
Comparing 5 :
```

图 1: 编译和测试结果

3 实验分析

3.1 Miss Rate

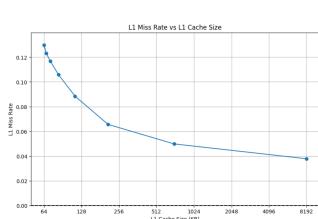


图 2: L1 Miss vs Size

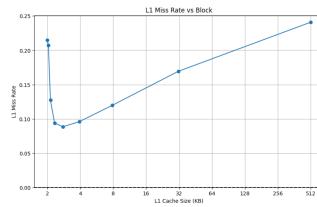


图 3: L1 Miss vs Block Size

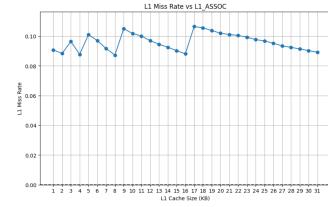


图 4: L1 Miss vs Associativity

- 随着 L1 缓存大小的增加，L1 Miss Rate 的平均值呈现下降趋势，通常较大的缓存意味着更低的缺失率。
- 为了实现最佳性能，块大小必须与缓存大小和关联度等其他参数相协调。一般来说，命中率会随着块大小的变化而先上升后下降。

- L1 关联度值与 L1 Miss Rate 之间的关系受到其他参数变化的影响，因此缺失率在一定范围内波动。通常，增加关联度可以降低缺失率，但在不合适的参数配置下，这种效果会减弱，导致缺失率在增加过程中上下波动。

3.2 AAT

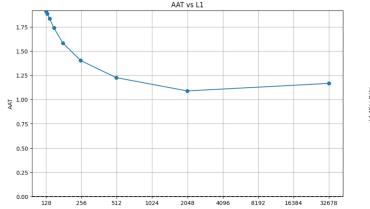


图 5: AAT vs L1

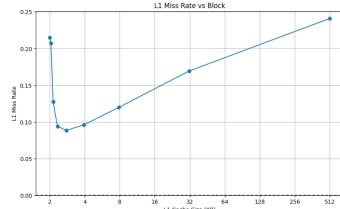


图 6: AAT vs Block Size

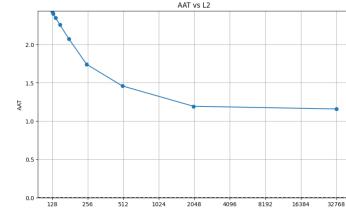


图 7: AAT vs L2

- 增加 L1 缓存大小或 L1 关联度通常能降低平均访问时间 (AAT)。这可能是因为这些参数的增大提高了缓存的容量和关联性，从而降低了缺失率并提升了命中率。
- 类似于 L1 缓存，增大 L2 缓存大小或 L2 关联度也有助于降低 AAT。不过，L2 缓存的影响可能不如 L1 缓存明显，因为 L2 缓存通常只有在 L1 缓存发生缺失时才会被访问。

3.3 最优参数

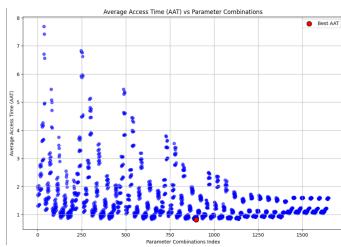


图 8: gcc

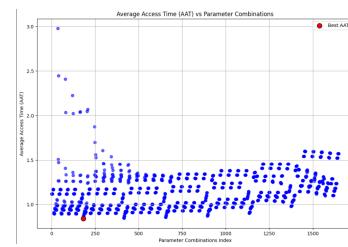


图 9: go

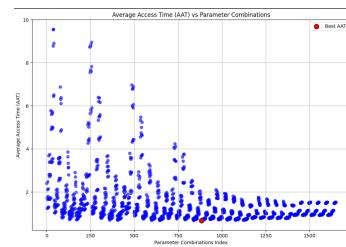


图 10: perl

表 1: 搜索结果

Trace	L1	L2	blocksize	victim size	Best AAT
gcc	8192, 2	65536, 4	128	4096	0.8186
go	1024, 2	65536, 2	128	4096	0.8415
perl	8192, 2	65536, 2	64	4096	0.6714